

## トピックス

## X線露光技術の現状

田口 孝雄, 松井 安次

技術研究組合 超先端電子技術開発機構\*

## Advances in Proximity X-ray Lithography

Takao TAGUCHI and Yasuji MATSUI

Association of Super-Advanced Electronics Technologies (ASET)

This article reviews recent progress of proximity x-ray lithography (PXL) Technology, emphasized the results of ASET's program.

A newly developed EB mask writer (EB-X3) and the writing processes have achieved the high accuracy of image-placement < 10 nm and oritical dimension (CD) control < 8 nm. X-ray masks with 100 nm dense patterns have been fabrlotatedand demonstrated their performance.

Overlay accuracy of 30 nm including X-ray mask's error has been achieved with X-ray steppers, and showed capability for 100 nm node device fabrioation. Extendibility of PXL to 70 nm-node or below will be discussed.

## 1. はじめに

X線リソグラフィー (PXL; Proximity X-ray Lithography) は1972年に D. L. Spears と H. I. Smith<sup>1)</sup> によって高解像性が実証されて以来, 研究開発やデバイス試作の長い歴史を持つ。その間隆盛と沈滞を繰り返してきた。PXLの原理を Fig. 1 に示す。従来の光リソグラフィーとの顕著な違いは, ① X線 (~1 nm) という極めて短い露光波長, ② X線マスクと転写ウエハを近接 (10-20 μm) 設置した縦型ステッパー, ③ X線を効率よく透過させるための極薄膜 (メンブレン) のマスク基板, そして④等倍であるため, 縮小系に比べてマスク上回路パターンが小さい, ことに集約され, 各々の装置や材料が検討, 開発されてきた。

80年代半ばまでには, 米国では IBM, AT & T, Motorola, Intel など, 国内では NTT や主要半導体メーカ, また欧州では Fraunhofer 研究所などの主要プログラムが点光源の X線源や大型 SR (Synchrotron Radiation) リングを利用して研究を開始した。日本では Photon Factory (KEK) に専用ビームラインを設置, 半導体メーカが研究開発を進めた。更に官民出資によりソルテックが設立され

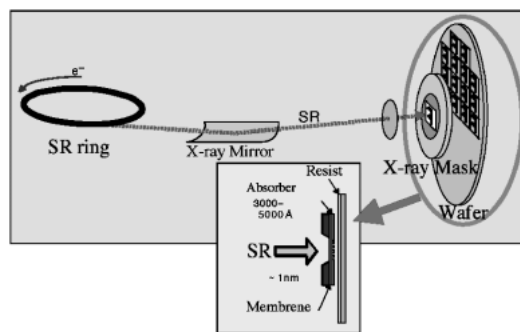


Figure 1. Principle of proximity X-ray lithography

要素技術研究所に進展した。これらの Proof-of-Lithography 実証に刺激され, 90年代初めからコンパクトな SR 光源を設置して (NTT, IBM, 三菱), 実用化を目指した研究が本格化した。その後, 米国での PXL 研究は, DARPA (Defense Advanced Research Projects Agency) 資金が集中的に IBM に投下され, マスクライン, SR 光源と SVG 社製ステッパーを有す転写施設が運営されてきた。

PXLの解像度 (<100 nm) は従来デバイスのパターン

\* 技術研究組合超先端電子技術開発機構厚木研究センター 〒243-0198 神奈川県厚木市森の里若宮 3-1 NTT 厚木研究開発センター内  
TEL: 046-247-3721 FAX: 046-247-3708 E-mail: ttaguchi@aset.mx7.mesh.ne.jp

サイズに比べ充分であったため、デバイス試作の検討も初期より開始されていた。ASET 開始前には、'95に三菱の0.14  $\mu\text{m}$ -DRAMのセル試作<sup>2)</sup>、'96には東芝/NTTによる0.12  $\mu\text{m}$ -DRAMの電気特性評価<sup>3)</sup>などが発表され、X線マスクとステッパーを高精度化して、すぐにもデバイス試作にとりかかろうという機運が満ちていた。そこでASETではNTTの技術をベースにした8"ウエハ対応のステッパーXS-1を導入すること、及びマスク製作でキーとなるEB描画装置の開発に重点を置くこととなった。なお、X線マスクそのものはNTT-ATからの供給を前提とし、参画各社(NEC, 東芝, 日立, 富士通, 三菱, NTT-AT)では吸収体材料やマスクプロセスの高度化を競合して進めることになった。なお、米国では総合的な纏めの成果として、'98にIBMより0.175  $\mu\text{m}$  ルールの1G-DRAM, Power-PCの試作が発表されている<sup>4)</sup>。しかし、当時においてはステッパーのアライメント精度、及びマスクの位置精度が不十分であり、かなり重ね合わせに余裕を持たせた構成となっている。すなわち、PXL技術では、マスクも含めた総合重ね合わせ精度を実現することが最重要課題であった。

本稿ではASETでの研究成果を中心にX線露光技術の現状を紹介する。

## 2. PXLの現状

ASETは高度情報化時代を実現する高性能半導体を製造するために次代の超微細加工の基盤技術研究を促進するためのプロジェクトである。その1テーマとしてPXLは0.13-0.10  $\mu\text{m}$ を目指した研究が'96よりスタートした。PXL研究の研究スケジュールをFig. 2に示す。

### 2.1 露光システム

ステッパーXS-1は'96中ごろにNTT技術をベースにして製作され、年度末にはクリーンルームに導入されて、NTTとの共同研究が開始された。装置外観をFig. 3に示す。'97初期には解像度70 nmや100 nmパターンの形成に成功し、解像性能の良好なことをアピールできた。また、'98年には各種基板上でアライメントの目標精度20 nmを達成した。その後の技術進展は順調であり、'99初めには「ウエハ温度の調整」という簡便な倍率補正法を新開発し、2枚の評価用マスクを用いた総合重ね合わせで100 nmデバイスの量産仕様である35 nmの精度を達成した<sup>5)</sup>。

この結果を受けて、'99年には参画各社(NEC, 東芝, 日立, 富士通, 三菱, NTT-AT)の協力のもとに、LSIデバイスパターンを用いた転写精度評価や光リソグラフィーとの解像性比較など、各種の切り口からPXL技術の総合評価(=技術実証)を行った。内容と結果の概要は以下の通りである。

- ① CMP基板のような難アライメントとされている下地においても、通常のSiO<sub>2</sub>基板などと同等な良好な

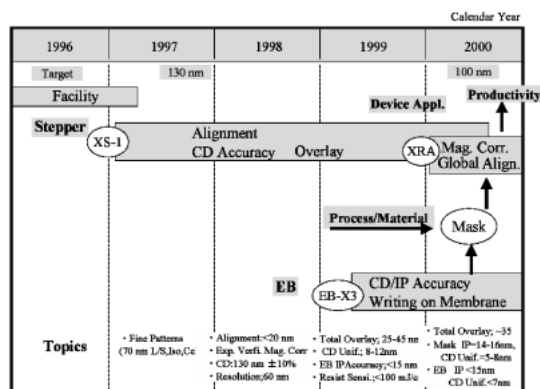


Figure 2. Proximity X-ray lithography R & D program at ASET.

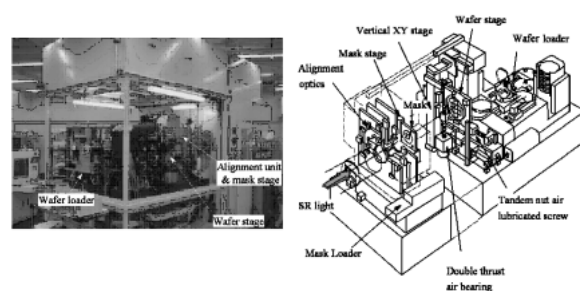


Figure 3. X-ray stepper XS-1.

アライメント精度 (< 20 nm) が得られた。

- ② 250 nm ルールの64M-DRAM実デバイスパターン<sup>6)</sup>や140 nm ルールの1G-DRAM相当の高密度パターン<sup>7)</sup>、及び100 nm トランジスタパターン<sup>8)</sup>を転写し、寸法精度8-12 nm (3 $\sigma$ )、総合重ね合わせ精度25-45 nmを得た。また、90 nm レベルでトランジスタ動作が確認された<sup>9)</sup>。
- ③ 光学シミュレーションを用い、X線露光の解像性能をArFやF<sub>2</sub>レーザを用いた光リソグラフィーと比較し、転写のパターン忠実性やプロセス裕度に優れることを確認した<sup>10)</sup>。

特に②の転写精度は130 nmデバイスの量産仕様を満足し、ベスト値は100 nm仕様を達成しており、当面の100 nmデバイスの試作に活用できるレベルにあると考える。

更にASETでは、 $\beta$ 機に相当するキヤノン製ステッパ(XRAステッパ)を導入した。外観と構成をFig. 4に示す。高スループットを目指したグローバルアライメント方式と重ね合わせ精度向上のためのマスクへの外力印加方式による倍率補正機能を有している。100 nmの4G-DRAM相当ゲート、及びコンタクトホールマスクを用いた転写評価では、10 nm以下の寸法制御性(Fig. 5)や30 nm以下の重ね合わせ精度を達成している<sup>11)</sup>。

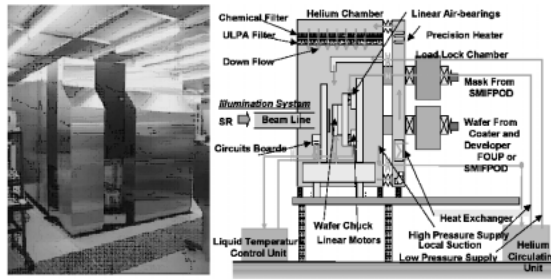


Figure 4. Photograph and constitution of X-ray stepper XRA.

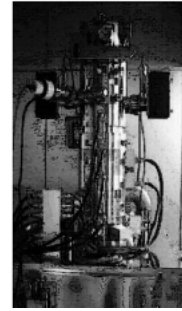
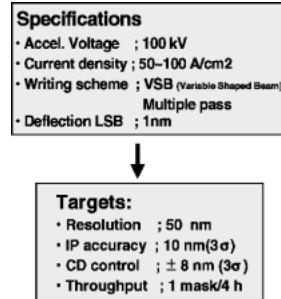


Figure 6. Specification, targets and photograph of EB-X3 mask writer.

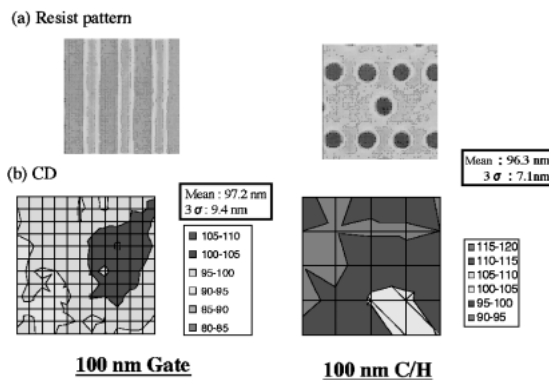


Figure 5. SEM photograph and CD data of printed 4G-DRAM (100 nm) patterns with XRA stepper.

## 2.2 EB 描画装置

100 nm ノードの1対1マスクに見合う精度のX線マスク描画用EB露光装置開発は、最も重要且つ困難な課題であったが、電子鏡筒、次いで偏向系やステージなどの製作、調整がほぼスケジュール通り進捗し、'99 2月末に納入されてNTTとの共同研究を開始した。加速電圧100 kV、ビーム電流密度は50 A/cm<sup>2</sup>、解像性50 nm、ビームアドレス単位1 nmの性能を有する。電子ビーム描画装置EB-X3の外観及び仕様をFig. 6に示す。描画の位置精度の向上を図るために、マスクの無歪保持機構の開発や温度管理および描画誤差要因分析、ビームドリフト補正と描画歪補正の最適化を行った。寸法精度に関しては、メンブレン描画時の近接効果評価、透過電子の散乱抑制制御およびレジストプロセスの最適化を行った。EB装置の高精度化は非常に順調に進み、中間目標の描画位置精度20 nmを達成し、上記技術実証用のマスク試作にも一部適用して、1 Gb相当の高集積パターン描画において描画位置精度<15 nm、寸法精度<10 nm (いずれも3 $\sigma$ )を達成した。位置精度に関してはベストデータとしてX; 5.6 nm, Y; 8.4 nm (3 $\alpha$ )と最終目標を大幅にクリアする結果も得られている<sup>12,13)</sup>。

2000年4月からは描画精度の向上を図るとともに、フレーム付きメンブレンマスク無歪保持機構の適用によりXRAステッパ用マスク描画を行い、マスクプロセスや技

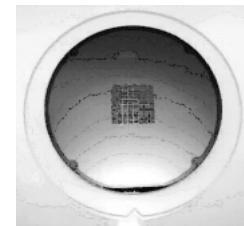


Figure 7. Photograph of 4G-DRAM gate X-ray mask.

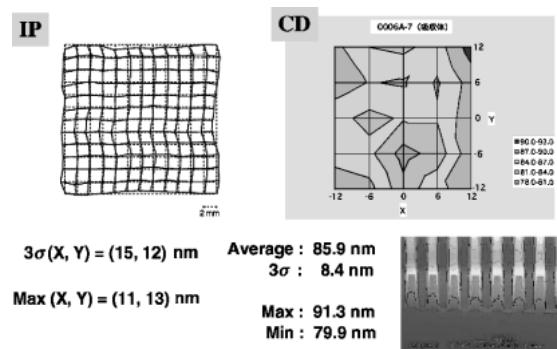


Figure 8. Image placement and CD data of 4G-DRAM gate mask.

術実証用のパターン描画を本格化し、更にIBMとの共同評価も開始した。4G-DRAM相当の100 nmパターン(Fig. 7, 8)、及びIBMのSRAMパターンの描画精度として、いずれも位置精度10-15 nm、寸法均一性<10 nmを達成している。

## 2.3 マスク材料とプロセス

X線マスクの高精度化には欠かせないテーマである。特に吸収体エッチング時の応力変化に対応して、パターン位置の歪みが生じる。この歪みはEB描画時に補正できるが、高精度化のためには歪みを小さくすること、プロセスの再現性を上げることが重要となる。今回、吸収体応力の安定性やSiCメンブレンの厚膜化による剛性の改善などを行い、エッチング歪みを最小化した。この材料を用いて4G-DRAMのゲート層、及びコンタクト層のマスクを各

4枚試作し、位置精度13-20 nmを得た<sup>14)</sup>。マスク間の相対位置精度が特に良好(～10 nm)であり、これは50 nmデバイスに要求される値に相当する。

## 2.4 70 nm 以降への拡張性

100 nmはPXL技術の入り口であり、拡張性は広い。10  $\mu\text{m}$ ギャップでは、Fig. 9に示すように典型的な70 nmデバイスパターンを転写が可能である。光リソに比べて、マスク形状への忠実性やプロセスマージンも大きい。また、70 nm適用の際に、重ね合わせで問題となるアライメント精度に関しては、XS-1で10 nmレベルの実績があり、マスク間の合わせでも上述したように10 nm程度が可能である。すなわち、現行装置で70 nmに対応可能と云える。

PXLの解像限界についての算定をFig. 10に示す。10  $\mu\text{m}$ ギャップで60 nmが解像できており、現行の露光波長(0.8 nm)では6  $\mu\text{m}$ に狭ギャップ化して、50 nmまで対応できる。最近、北山等<sup>15)</sup>により短波長化PXLが検討されており0.5 nmまで短波長化すれば、現行の10  $\mu\text{m}$ ギャップで50 nmに対応でき、狭ギャップ化で30 nm-nodeまで使える、と提案されている。すなわち、PXLは一旦導入されると、3～4世代に亘って使える技術となり得ると期待される。

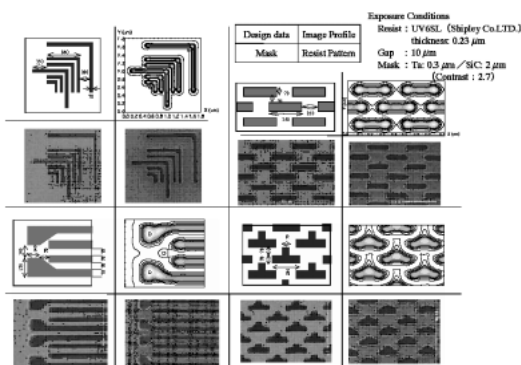


Figure 9. 70 nm device patterns (simulation and experiment).

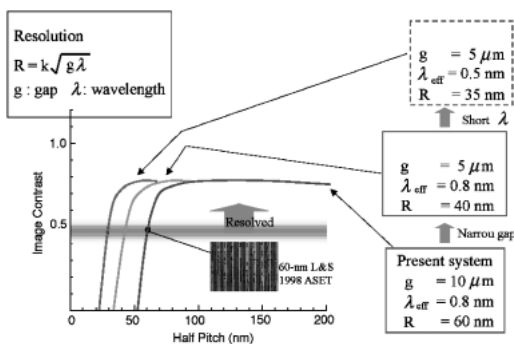


Figure 10. Resolution limit of PXL.

## 3. おわりに

PXLはASETがスタートしてから現在に至る5年間で飛躍的な進歩を遂げ、100 nmパターンを高精度に転写できるレベルに到達した。他の露光技術ではまだその実証試験の実施段階に到達していないもので、ロードマップをキープする技術の本命としてPXLを位置づける事ができる。更には、50 nm以下に及ぶPXLの解像能力を持てれば、ロードマップを前倒したデバイス試作やプロセス技術の研究開発も可能になる。また、光源、ステッパー、マスク、レジストなどの主要装置やキー材料を提供できる有力メーカが国内にあり、日本の半導体産業の大きな差別化技術になる。

F<sub>2</sub>レーザ露光やEUVL等の技術も光リソグラフィーの後継として期待されているが、未だ要素技術開発の段階にあり、直ちにデバイス試作に適用することは困難で、量産への適用性を判断するにも今しばらくの時間がかかる。一方PXL技術は、既に100 nmパターンを高精度に転写できるレベルに到達し、多量のウエハを露光できるリソグラフィー環境を構築しており、エッチングなどのプロセス技術やモジュール評価による新材料の開発、及びテストデバイスの試作検証に必要となる微細パターンをいち早く提供可能である。但し、PXLにはX線マスクの納期や欠陥の低減、ステッパーなどの主要装置の量産性・信頼性の確認など、量産技術としての課題も少なからず残されている。これらの点は、多量ウエハへの露光や種々のデバイス試作に応用することによって、定量的に評価されるべきである。このような観点から、今後はPXL装置を有効活用していくことが、次世代リソグラフィー技術の選定を的確に進める観点から非常に有意義であると考えられる。

## 謝辞

本稿で紹介した内容のうち、ASETの研究は通産省プロジェクト「超先端電子技術開発促進事業」の一環としてNEDOの委託を受け、またNTTとの共同研究により実施したものです。研究室メンバー及び関係者に感謝いたします。

## 参考文献

- 1) D. L. Spears and H. I. Smith: Electronics Lett. 8, 102 (1972).
- 2) Y. Nishioka et al.: IEDM Technical Digests 903 (1995).
- 3) K. Sunouchi et al.: IEDM Technical Digests 601 (1996).
- 4) R. Longo, S. Chaloux, A. Chen, A. Krasnoperova, S. Lee, G. Murphy, A. Thomas, C. Wasik, M. Weybright and C. Bronner: Proc. VLSI Symp. (1998).
- 5) H. Aoyama, S. Mitsui, T. Taguchi, Y. Tanaka, Y. Matsui, M. Fukuda, M. Suzuki, T. Haga and H. Morita: J. Vac. Sci. & Technol. B17, 3411 (1999).
- 6) H. Sumitani, M. Suita, T. Hifumi, H. Watanabe, H. Yabe, K. Itoga, S. Aya, K. Marumoto and Y. Matsui: Microelectronic Engineering 53, 587 (2000).
- 7) K. Suzuki and Y. Matsui: Photo-polym. Sci. & Technol. 13,

- 373 (2000).
- 8) H. Aoyama, T. Taguchi, Y. Matsui, M. Fukuda, K. Deguchi, H. Morita, M. Oda, T. Matsuda, F. Kumasaka, Y. Iba and K. Horiuchi: *J. Vac. Scie. Technol.* **B18**, 2961 (2000).
  - 9) Y. Iba, T. Taguchi, F. Kumasaka, T. Iizuka, Y. Sabonsugi, K. Deguchi, H. Aoyama, M. Fukuda, M. Oda, H. Morita, T. Matsuda, K. Horiuchi and Y. Matsui: *Jpn. J. Appl. Phys.* **39**, 114 (2000).
  - 10) M. Hasegawa, Y. Nakayama, K. Yamaguchi, T. Terasawa and Y. Matsui: *Proc. SPIE* **Vol. 3997**, 96 (2000).
  - 11) K. Fujii, Y. Tanaka, K. Suzuki, S. Tsuboi, T. Iwamoto, H. Sumitani, T. Taguchi and Y. Matsui: *SPIE* **Vol. 4343**, (2001).
  - 12) Y. Nakayama et al.: *SPIE* **Vol. 3997**, 102 (2000).
  - 13) S. Ohki et al.: *J. Vac. Scie. Technol.* **B18**, 3084 (2000).
  - 14) Y. Tanaka et al.: *SPIE* **Vol. 4409**, (2001).
  - 15) T. Kitayama, K. Itoga, Y. Watanabe and S. Uzawa: *J. Vac. Scie. Technol.* **B18**, 2950 (2000).